



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0077556
(43) 공개일자 2017년07월06일

(51) 국제특허분류(Int. Cl.)
G01R 31/28 (2006.01) G01R 21/02 (2006.01)
(52) CPC특허분류
G01R 31/2872 (2013.01)
G01R 21/02 (2013.01)
(21) 출원번호 10-2015-0187530
(22) 출원일자 2015년12월28일
심사청구일자 2016년07월21일

(71) 출원인
한국과학기술원
대전광역시 유성구 대학로 291(구성동)
(72) 발명자
신영수
대전광역시 유성구 대학로 291, 한국과학기술원
(구성동)
(74) 대리인
박영우

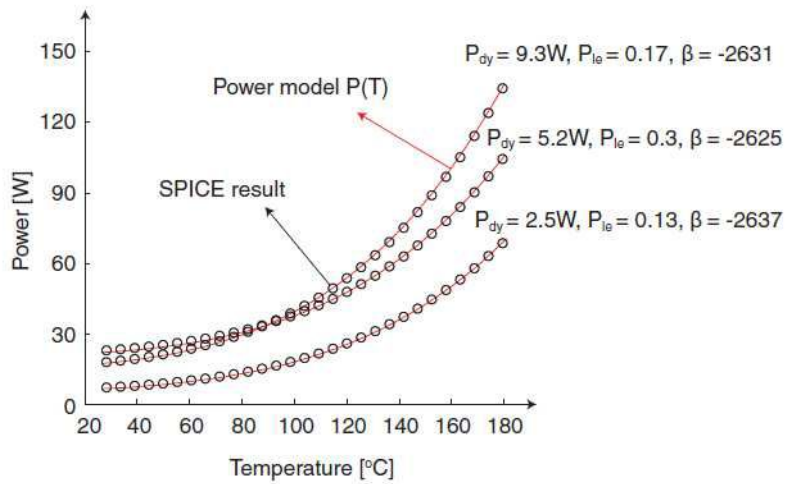
전체 청구항 수 : 총 17 항

(54) 발명의 명칭 고집적 반도체 칩의 열-전력 분석 방법 및 이를 저장하는 컴퓨터 판독 가능 기록 매체

(57) 요약

고집적 반도체 칩의 열-전력 분석 방법은 반도체 칩과 상기 반도체 칩을 둘러싸는 패키지 구조물을 단순화된 반도체 칩으로 모델링하여 일정 온도에서의 소비 전력을 나타내는 전열 방정식(electrothermal equation)을 수립하는 단계(상기 패키지 구조물은 상기 단순화된 반도체 칩의 표면의 열전달 계수로 표현됨), 상기 단순화된 반도체 칩의 동작 온도의 범위의 제1 구간과 상기 제1 구간에 연속하는 제2 구간에서 각각 상기 단순화된 반도체 칩의 온도에 의존하는 소비 전력을 2차 다항식으로 근사하는 단계 및 상기 전열 방정식 및 상기 2차 다항식에 기초하여 상기 반도체 칩의 온도와 소비 전력을 산출하는 단계를 포함한다.

대표도 - 도3



(52) CPC특허분류

G01R 31/2803 (2013.01)

G01R 31/2874 (2013.01)

G01R 31/2879 (2013.01)

명세서

청구범위

청구항 1

반도체 칩과 상기 반도체 칩을 둘러싸는 패키지 구조물을 단순화된 반도체 칩으로 모델링하여 일정 온도에서의 소비 전력을 나타내는 전열 방정식(electrothermal equation)을 수립하는 단계(상기 패키지 구조물은 상기 단순화된 반도체 칩의 표면의 열전달 계수로 표현됨);

상기 단순화된 반도체 칩의 동작 온도의 범위의 제1 구간과 상기 제1 구간에 연속하는 제2 구간에서 각각 상기 단순화된 반도체 칩의 온도에 의존하는 소비 전력을 2차 다항식으로 근사하는 단계; 및

상기 전열 방정식 및 상기 2차 다항식에 기초하여 상기 반도체 칩의 온도와 소비 전력을 산출하는 단계를 포함하는 고집적 반도체 칩의 열-전력 분석 방법.

청구항 2

제1항에 있어서,

상기 전열 방정식은 하기의 [수학식 1]을 만족하는 것을 특징으로 하는 고집적 반도체 칩의 열-전력 분석 방법.

[수학식 1]

$$\frac{T - T_{am}}{R_{th}} = P.$$

(상기의 [수학식 1]에서 T_{am} 은 상기 단순화된 반도체 칩의 외부 온도, R_{th} 는 상기 단순화된 반도체 칩의 열저항, T 는 상기 단순화된 반도체 칩의 온도, P 는 상기 단순화된 반도체 칩에서 소모되는 소비 전력을 나타내고, $R_{th}=1/(Ah)$ 를 만족하고, A 는 상기 단순화된 반도체 칩의 표면적을 나타내고, h 는 상기 단순화된 반도체 칩의 표면의 열전달 계수를 나타낸다.)

청구항 3

제2항에 있어서,

상기 2차 다항식은 상기 제1 구간과 상기 제2 구간에서 각각 하기의 [수학식 2]로 표현되는 것을 특징으로 하는 고집적 반도체 칩의 열-전력 분석 방법.

[수학식 2]

$$\tilde{P}(T) = \begin{cases} a_1(T - b_1)^2 + c_1 & \text{if } m \leq T \leq I, \\ a_2(T - b_2)^2 + c_2 & \text{if } I < T \leq M. \end{cases}$$

(상기 [수학식 2]에서 m 은 상기 단순화된 반도체 칩의 동작 온도 범위의 최소값, M 은 상기 단순화된 반도체 칩의 동작 온도 범위의 최대값, I 는 m 과 M 사이의 임의의 값을 나타내고, a_1 과 a_2 는 양의 실수이고, $a_2 > a_1$ 이고, b_1 은 m 이하이고, b_2 는 I 이하이다.)

청구항 4

제3항에 있어서,

상기 [수학식 1]과 상기 [수학식 2]에 기초하여 칩의 온도(T)는 하기의 [수학식 3]을 만족하는 것을 특징으로 하는 고집적 반도체 칩의 열-전력 분석 방법.

[수학식 3]

$$T = \frac{B \pm \sqrt{B^2 - 4aC}}{2a}$$

(상기 [수학식 3]에서 $B = 2ab + \frac{1}{R_{th}}$ 을 만족하고, $C = ab^2 + c + \frac{T_{am}}{R_{th}}$ 을 만족하고, a, b, c는 상기 제1 구간에서는 a_1, b_1, c_1 을 나타내고, 상기 제2 구간에서는 a_2, b_2, c_2 를 나타낸다.)

청구항 5

제4항에 있어서,

$B^2 - 4ac$ 가 0보다 작은 경우, 상기 반도체 칩의 열 평형 온도가 존재하지 않는다는 것을 나타냄을 특징으로 하는 고집적 반도체 칩의 열-전력 분석 방법.

청구항 6

제4항에 있어서,

$B^2 - 4ac$ 가 0이상인 경우, 상기 반도체 칩의 열 평형 온도가 존재하는 것을 나타냄을 특징으로 하는 고집적 반도체 칩의 열-전력 분석 방법.

청구항 7

제3항에 있어서,

상기 2차 다항식으로 근사하기 위하여

상기 반도체 칩의 동작 온도 범위 내의 복수의 샘플 온도들에서 측정된 온도의 에러의 root mean square가 최소가 되도록하고,

상기 $\tilde{P}(T)$ 와 상기 $\tilde{P}(T)$ 의 도함수가 상기 I에서 연속이 되는 a, b, c, I를 찾고,

a, b, c는 상기 제1 구간에서는 a_1, b_1, c_1 을 나타내고, 상기 제2 구간에서는 a_2, b_2, c_2 를 나타내고, 상기 에러의 root mean square는 하기의 [수학식 4]를 만족하는 것을 특징으로 하는 고집적 반도체 칩의 열-전력 분석 방법.

[수학식 4]

$$E_{RMS}(P, \tilde{P}) = \sqrt{\frac{\sum_{i=1}^N (P(T_i) - \tilde{P}(T_i))^2}{N}}$$

(상기 [수학식 4]에서 N은 샘플 온도들의 수를 나타낸다.)

청구항 8

반도체 칩과 상기 반도체 칩을 둘러싸는 패키지 구조물을 단순화된 반도체 칩으로 모델링하여 시간에 따른 소비 전력을 나타내는 순시 전열 방정식(transient electrothermal equation)을 수립하는 단계(상기 패키지 구조물은 상기 단순화된 반도체 칩의 표면의 열전달 계수로 표현됨);

상기 반도체 칩의 동작 온도의 범위의 제1 구간과 상기 제1 구간에 연속하는 제2 구간에서 각각 상기 반도체 칩의 온도에 의존하는 소비 전력을 2차 다항식으로 근사하는 단계; 및

상기 전열 방정식 및 상기 2차 다항식에 기초하여 상기 반도체 칩의 온도와 소비 전력을 산출하는 단계를 포함

하는 고집적 반도체 칩의 열-전력 분석 방법.

청구항 9

제8항에 있어서,

상기 순시 전열 방정식은

하기의 [수학식 5]을 만족하는 것을 특징으로 하는 고집적 반도체 칩의 열-전력 분석 방법.

[수학식 5]

$$\frac{T - T_{am}}{R_{th}} = P + C_{th} \frac{dT(t)}{dt}$$

(상기의 [수학식 5]에서 T_{am} 은 상기 단순화된 반도체 칩의 외부 온도, R_{th} 는 상기 단순화된 반도체 칩의 열저항, $T(t)$ 는 상기 단순화된 반도체 칩의 온도, P 는 상기 단순화된 반도체 칩에서 소모되는 소비 전력을 나타내고, $R_{th}=1/(Ah)$ 를 만족하고, A 는 상기 단순화된 반도체 칩의 표면적을 나타내고, h 는 상기 단순화된 반도체 칩의 표면의 열전달 계수를 나타내고, C_{th} 는 상기 단순화된 반도체 칩의 열용량을 나타내고, $C_{th}=V\rho C_p$ 이고, C_p , V , ρ 는 각각 상기 단순화된 반도체 칩의 비열, 부피 및 밀도를 나타낸다.)

청구항 10

제9항에 있어서,

상기 2차 다항식은 상기 제1 구간과 상기 제2 구간에서 각각 하기의 [수학식 2]로 표현되는 것을 특징으로 하는 고집적 반도체 칩의 열-전력 분석 방법.

[수학식 6]

$$\tilde{P}(T) = \begin{cases} a_1(T - b_1)^2 + c_1 & \text{if } m \leq T \leq I, \\ a_2(T - b_2)^2 + c_2 & \text{if } I < T \leq M. \end{cases}$$

(상기 [수학식 6]에서 m 은 상기 칩의 동작 온도 범위의 최소값, M 은 상기 칩의 동작 온도 범위의 최대값, I 는 m 과 M 사이의 임의의 값을 나타내고, a_1 과 a_2 는 양의 실수이고, $a_2 > a_1$ 이고, b_1 은 m 이하이고, b_2 는 I 이하이다.)

청구항 11

제10항에 있어서,

상기 [수학식 5]와 상기 [수학식 6]에 기초하여 칩의 온도($T(t)$)는 하기의 [수학식 7]을 만족하는 것을 특징으로 하는 고집적 반도체 칩의 열-전력 분석 방법.

[수학식 7]

$$T(t) = T_{am} + R_{th} [a(T(t) - b)^2 + c] - R_{th} C_{th} \frac{dT(t)}{dt}$$

(상기 [수학식 7]에서, a , b , c 는 상기 제1 구간에서는 a_1 , b_1 , c_1 을 나타내고, 상기 제2 구간에서는 a_2 , b_2 , c_2 를 나타낸다.)

청구항 12

제11항에 있어서,

$B^2 - 4ac$ 가 0보다 큰 경우 열 평형 온도가 존재함을 나타내고, 상기 [수학식 7]은 하기의 [수학식 8]을 만족하는 것을 특징으로 하는 고집적 반도체 칩의 열-전력 분석 방법.

[수학식 8]

$$T(t) = \frac{T_2 - T_1 \exp \left[\frac{a}{C_{th}} (T_2 - T_1) t + \ln \left(\frac{T_{am} - T_2}{T_{am} - T_1} \right) \right]}{1 - \exp \left[\frac{a}{C_{th}} (T_2 - T_1) t + \ln \left(\frac{T_{am} - T_2}{T_{am} - T_1} \right) \right]}$$

(상기 [수학식 8]에서 $T_1 = (B - \sqrt{B^2 - 4aC})/2a$ 이고, $T_2 = (B + \sqrt{B^2 - 4aC})/2a$ 를 만족한다.)

청구항 13

제11항에 있어서,

$B^2 - 4ac$ 가 0보다 작은 경우 열 평형 온도가 존재하지 않음을 나타내고, 상기 [수학식 7]은 하기의 [수학식 9]을 만족하는 것을 특징으로 하는 고집적 반도체 칩의 열-전력 분석 방법.

[수학식 9]

$$T(t) = \frac{\sqrt{-D}}{2a} \tan \left[\frac{\sqrt{-D}}{2C_{th}} t + \arctan \left(\frac{2aT_{am} + B}{\sqrt{-D}} \right) \right] + \frac{B}{2a}$$

(상기 [수학식 9]에서 $D = B^2 - 4aC$ 를 만족한다.)

청구항 14

제11항에 있어서,

$B^2 - 4ac$ 가 0과 같은 경우, 불안전 열평형 상태를 나타내고, 상기 [수학식 7]은 하기의 [수학식 10]을 만족하는 것을 특징으로 하는 고집적 반도체 칩의 열-전력 분석 방법.

[수학식 10]

$$T(t) = T_1 + \frac{C_{th}(T_{am} - T_1)}{C_{th} - a(T_{am} - T_1)t}$$

(상기 [수학식 10]에서 $T_1 = (B - \sqrt{B^2 - 4aC})/2a$ 을 만족한다.)

청구항 15

제10항에 있어서,

상기 2차 다항식으로 근사하기 위하여

상기 칩의 동작 온도 범위 내의 복수의 샘플 온도들에서 측정된 온도의 에러의 root mean square가 최소가 되도록 하고,

상기 $\tilde{P}(T)$ 와 상기 $\tilde{P}(T)$ 의 도함수가 상기 I에서 연속이 되는 a, b, c, I를 찾고,

a, b, c는 상기 제1 구간에서는 a_1, b_1, c_1 을 나타내고, 상기 제2 구간에서는 a_2, b_2, c_2 를 나타내고, 상기 에러의 root mean square는 하기의 [수학식 11]을 만족하는 것을 특징으로 하는 고집적 반도체 칩의 열-전력 분석 방법.

[수학식 11]

$$E_{RMS}(P, \tilde{P}) = \sqrt{\frac{\sum_{i=1}^N (P(T_i) - \tilde{P}(T_i))^2}{N}}$$

(상기 [수학식 11]에서 N은 샘플 온도들의 수를 나타낸다.)

청구항 16

고집적 반도체 칩의 열-전력 분석 방법을 컴퓨터 상에서 실행하는 컴퓨터 프로그램이 기록된 컴퓨터 판독 가능 기록 매체로서, 상기 방법은

반도체 칩과 상기 반도체 칩을 둘러싸는 패키지 구조물을 단순화된 반도체 칩으로 모델링하여 일정 온도에서의 소비 전력을 나타내는 전열 방정식(electrothermal equation)을 수립하는 단계(상기 패키지 구조물은 상기 단순화된 반도체 칩의 표면의 열전달 계수로 표현됨);

상기 반도체 칩의 동작 온도의 범위의 제1 구간과 상기 제1 구간에 연속하는 제2 구간에서 각각 상기 반도체 칩의 온도에 의존하는 소비 전력을 2차 다항식으로 근사하는 단계; 및

상기 전열 방정식 및 상기 2차 다항식에 기초하여 상기 반도체 칩의 온도와 소비 전력을 산출하는 단계를 포함하는 컴퓨터 판독 가능 기록 매체.

청구항 17

고집적 반도체 칩의 열-전력 분석 방법을 컴퓨터 상에서 실행하는 컴퓨터 프로그램이 기록된 컴퓨터 판독 가능 기록 매체로서, 상기 방법은

반도체 칩과 상기 반도체 칩을 둘러싸는 패키지 구조물을 단순화된 반도체 칩으로 모델링하여 시간에 따른 소비 전력을 나타내는 순시 전열 방정식(transient electrothermal equation)을 수립하는 단계(상기 패키지 구조물은 상기 단순화된 반도체 칩의 표면의 열전달 계수로 표현됨);

상기 반도체 칩의 동작 온도의 범위의 제1 구간과 상기 제1 구간에 연속하는 제2 구간에서 각각 상기 반도체 칩의 온도에 의존하는 소비 전력을 2차 다항식으로 근사하는 단계; 및

상기 전열 방정식 및 상기 2차 다항식에 기초하여 상기 반도체 칩의 온도와 소비 전력을 산출하는 단계를 포함하는 컴퓨터 판독 가능 기록 매체.

발명의 설명

기술 분야

[0001] 본 발명은 반도체 칩의 열-전력 분석에 관한 것으로, 보다 상세하게는 고집적 반도체 칩의 열-전력 분석 방법 및 이를 저장하는 컴퓨터 판독 가능 기록 매체에 관한 것이다.

배경 기술

[0002] 칩 설계에 있어서, 발열 분석 기법에는 크게 두 가지가 있다. 반도체 칩이 플로어플래닝되는 경우, 발열 분석은 최적의 플로어플랜을 찾고, 핫 스팟들의 위치를 정하고, 열 센서들의 위치를 결정하기 위하여 사용된다. 다른 하나의 분석 기법에서는 주어진 칩에 대하여 특정한 쿨링 및 패키지 구조가 적합한지를 알아보기 위하여 분석을 수행한다.

[0003] 종래의 분석 기법에서는 수없이 많은 반복 계산 작업이 필요하기 때문에 시간이 많이 걸리고 전칩에 대한 분석을 수행할 수 없었다.

선행기술문헌

특허문헌

- [0004] (특허문헌 0001) 1. 미국등록특허 8,352,230
- (특허문헌 0002) 2. 한국공개특허 2014-0062515

발명의 내용

해결하려는 과제

- [0005] 본 발명의 일 목적은 소요 시간을 단축시키고, 전 칩에 대하여 수행할 수 있는 고집적 반도체 칩의 열-전력 분석 방법을 제공하는데 있다.
- [0006] 본 발명의 일 목적은 상기 고집적 반도체 칩의 열-전력 분석 방법이 저장되는 컴퓨터 판독 가능 기록 매체를 제공하는데 있다.

과제의 해결 수단

- [0007] 상기한 본 발명의 일 목적을 달성하기 위하여 본 발명의 일 실시예에 따른 고집적 반도체 칩의 열-전력 분석 방법은 반도체 칩과 상기 반도체 칩을 둘러싸는 패키지 구조물을 단순화된 반도체 칩으로 모델링하여 일정 온도에서의 소비 전력을 나타내는 전열 방정식(electrothermal equation)을 수립하는 단계(상기 패키지 구조물은 상기 단순화된 반도체 칩의 표면의 열전달 계수로 표현됨), 상기 단순화된 반도체 칩의 동작 온도의 범위의 제1 구간과 상기 제1 구간에 연속하는 제2 구간에서 각각 상기 단순화된 반도체 칩의 온도에 의존하는 소비 전력을 2차 다항식으로 근사하는 단계 및 상기 전열 방정식 및 상기 2차 다항식에 기초하여 상기 반도체 칩의 온도와 소비 전력을 산출하는 단계를 포함한다.

- [0008] 예시적인 실시예에 있어서, 상기 전열 방정식은 하기의 [수학식 1]을 만족할 수 있다.

[0009] [수학식 1]

$$\frac{T - T_{am}}{R_{th}} = P.$$

- [0010] (상기의 [수학식 1]에서 T_{am} 은 상기 단순화된 반도체 칩의 외부 온도, R_{th} 는 상기 단순화된 반도체 칩의 열저항, T 는 상기 단순화된 반도체 칩의 온도, P 는 상기 단순화된 반도체 칩에서 소모되는 소비 전력을 나타내고, $R_{th}=1/(Ah)$ 를 만족하고, A 는 상기 단순화된 반도체 칩의 표면적을 나타내고, h 는 상기 단순화된 반도체 칩의 표면의 열전달 계수를 나타낸다.)

- [0012] 상기 2차 다항식은 상기 제1 구간과 상기 제2 구간에서 각각 하기의 [수학식 2]로 표현될 수 있다.

[0013] [수학식 2]

$$\tilde{P}(T) = \begin{cases} a_1(T - b_1)^2 + c_1 & \text{if } m \leq T \leq I, \\ a_2(T - b_2)^2 + c_2 & \text{if } I < T \leq M. \end{cases}$$

- [0014] (상기 [수학식 2]에서 m 은 상기 단순화된 반도체 칩의 동작 온도 범위의 최소값, M 은 상기 단순화된 반도체 칩의 동작 온도 범위의 최대값, I 는 m 과 M 사이의 임의의 값을 나타내고, a_1 과 a_2 는 양의 실수이고, $a_2 > a_1$ 이고, b_1 은 m 이하이고, b_2 는 I 이하이다.)

- [0016] 상기 [수학식 1]과 상기 [수학식 2]에 기초하여 칩의 온도(T)는 하기의 [수학식 3]을 만족할 수 있다.

[0017] [수학식 3]

$$T = \frac{B \pm \sqrt{B^2 - 4aC}}{2a}$$

[0018]

$$B = 2ab + \frac{1}{R_{th}} \quad C = ab^2 + c + \frac{T_{am}}{R_{th}}$$

[0019] (상기 [수학식 3]에서 을 만족하고, 을 만족하고, a, b, c는 상기 제1 구간에서는 a₁, b₁, c₁을 나타내고, 상기 제2 구간에서는 a₂, b₂, c₂를 나타낸다.)

[0020] B²-4ac가 0보다 작은 경우, 상기 반도체 칩의 열 평형 온도가 존재하지 않는다는 것을 나타낼 수 있다.

[0021] B²-4ac가 0이상인 경우, 상기 반도체 칩의 열 평형 온도가 존재하는 것을 나타낼 수 있다.

[0022] 상기 2차 다항식으로 근사하기 위하여 상기 반도체 칩의 동작 온도 범위 내의 복수의 샘플 온도들에서 측정된 온도의 에러의 root mean square가 최소가 되도록하고, 상기 $\tilde{P}(T)$ 와 상기 $\tilde{P}(T)$ 의 도함수가 상기 I에서 연속 이 되는 a, b, c, I를 찾고, a, b, c는 상기 제1 구간에서는 a₁, b₁, c₁을 나타내고, 상기 제2 구간에서는 a₂, b₂, c₂를 나타내고, 상기 에러의 root mean square는 하기의 [수학식 4]를 만족할 수 있다.

[0023] [수학식 4]

$$E_{RMS}(P, \tilde{P}) = \sqrt{\frac{\sum_{i=1}^N (P(T_i) - \tilde{P}(T_i))^2}{N}}$$

[0024]

[0025] (상기 [수학식 4]에서 N은 샘플 온도들의 수를 나타낸다.)

[0026] 상기한 본 발명의 일 목적을 달성하기 위하여 본 발명의 일 실시예에 따른 고집적 반도체 칩의 열-전력 분석 방법은 반도체 칩과 상기 반도체 칩을 둘러싸는 패키지 구조물을 단순화된 반도체 칩으로 모델링하여 시간에 따른 소비 전력을 나타내는 순시 전열 방정식(transient electrothermal equation)을 수립하는 단계(상기 패키지 구조물은 상기 단순화된 반도체 칩의 표면의 열전달 계수로 표현됨), 상기 반도체 칩의 동작 온도의 범위의 제1 구간과 상기 제1 구간에 연속하는 제2 구간에서 각각 상기 반도체 칩의 온도에 의존하는 소비 전력을 2차 다항식으로 근사하는 단계 및 상기 전열 방정식 및 상기 2차 다항식에 기초하여 상기 반도체 칩의 온도와 소비 전력을 산출하는 단계를 포함한다.

[0027] 예시적인 실시예에 있어서, 상기 순시 전열 방정식은 하기의 [수학식 5]을 만족할 수 있다.

[0028] [수학식 5]

$$\frac{T - T_{am}}{R_{th}} = P + C_{th} \frac{dT(t)}{dt}$$

[0029]

[0030] (상기의 [수학식 5]에서 T_{am}은 상기 단순화된 반도체 칩의 외부 온도, R_{th}는 상기 단순화된 반도체 칩의 열저항, T(t)는 상기 단순화된 반도체 칩의 온도, P는 상기 단순화된 반도체 칩에서 소모되는 소비 전력을 나타내고, R_{th}=1/(Ah)를 만족하고, A는 상기 단순화된 반도체 칩의 표면적을 나타내고, h는 상기 단순화된 반도체 칩의 표면의 열전달 계수를 나타내고, C_{th}는 상기 단순화된 반도체 칩의 열용량을 나타내고, C_{th}=VρCp이고, Cp, V, ρ는 각각 상기 단순화된 반도체 칩의 비열, 부피 및 밀도를 나타낸다.)

[0031] 상기 2차 다항식은 상기 제1 구간과 상기 제2 구간에서 각각 하기의 [수학식 2]로 표현될 수 있다.

[0032] [수학식 6]

$$\tilde{P}(T) = \begin{cases} a_1(T - b_1)^2 + c_1 & \text{if } m \leq T \leq I, \\ a_2(T - b_2)^2 + c_2 & \text{if } I < T \leq M. \end{cases}$$

[0033]

[0034] (상기 [수학식 6]에서 m은 상기 칩의 동작 온도 범위의 최소값, M은 상기 칩의 동작 온도 범위의 최대값, I는 m과 M 사이의 임의의 값을 나타내고, a₁과 a₂는 양의 실수이고, a₂>a₁이고, b₁은 m이하이고, b₂는 I이하이다.)

[0035] 상기 [수학식 5]와 상기 [수학식 6]에 기초하여 칩의 온도(T(t))는 하기의 [수학식 7]을 만족할 수 있다.

[0036] [수학식 7]

$$T(t) = T_{am} + R_{th} [a(T(t) - b)^2 + c] - R_{th} C_{th} \frac{dT(t)}{dt}$$

[0037]

[0038] (상기 [수학식 7]에서, a, b, c는 상기 제1 구간에서는 a₁, b₁, c₁을 나타내고, 상기 제2 구간에서는 a₂, b₂, c₂를 나타낸다.)

[0039] B²-4ac가 0보다 큰 경우 열 평형 온도가 존재함을 나타내고, 상기 [수학식 7]은 하기의 [수학식 8]을 만족할 수 있다.

[0040] [수학식 8]

$$T(t) = \frac{T_2 - T_1 \exp \left[\frac{a}{C_{th}} (T_2 - T_1) t + \ln \left(\frac{T_{am} - T_2}{T_{am} - T_1} \right) \right]}{1 - \exp \left[\frac{a}{C_{th}} (T_2 - T_1) t + \ln \left(\frac{T_{am} - T_2}{T_{am} - T_1} \right) \right]}$$

[0041]

[0042] (상기 [수학식 8]에서 $T_1 = (B - \sqrt{B^2 - 4aC})/2a$ 이고, $T_2 = (B + \sqrt{B^2 - 4aC})/2a$ 를 만족한다.)

[0043] B²-4ac가 0보다 작은 경우 열 평형 온도가 존재하지 않음을 나타내고, 상기 [수학식 7]은 하기의 [수학식 9]을 만족할 수 있다.

[0044] [수학식 9]

$$T(t) = \frac{\sqrt{-D}}{2a} \tan \left[\frac{\sqrt{-D}}{2C_{th}} t + \arctan \left(\frac{2aT_{am} + B}{\sqrt{-D}} \right) \right] + \frac{B}{2a}$$

[0045]

[0046] (상기 [수학식 9]에서 $D = B^2 - 4aC$ 를 만족한다.)

[0047] B²-4ac가 0과 같은 경우, 불안전 열평형 상태를 나타내고, 상기 [수학식 7]은 하기의 [수학식 10]을 만족할 수 있다.

[0048] [수학식 10]

$$T(t) = T_1 + \frac{C_{th}(T_{am} - T_1)}{C_{th} - a(T_{am} - T_1)t}$$

[0049]

[0050] (상기 [수학식 10]에서 $T_1 = (B - \sqrt{B^2 - 4aC})/2a$ 을 만족한다.)

[0051] 상기 2차 다항식으로 근사하기 위하여 상기 반도체 칩의 동작 온도 범위 내의 복수의 샘플 온도들에서 측정된 온도의 에러의 root mean square가 최소가 되도록하고, 상기 $\tilde{P}(T)$ 와 상기 $\tilde{P}(T)$ 의 도함수가 상기 I에서 연속이 되는 a, b, c, I를 찾고, a, b, c는 상기 제1 구간에서는 a₁, b₁, c₁을 나타내고, 상기 제2 구간에서는 a₂, b₂, c₂를 나타내고, 상기 에러의 root mean square는 하기의 [수학식 4]를 만족할 수 있다.

[0052] [수학식 4]

$$E_{RMS}(P, \tilde{P}) = \sqrt{\frac{\sum_{i=1}^N (P(T_i) - \tilde{P}(T_i))^2}{N}}$$

[0053]

[0054] (상기 [수학식 4]에서 N은 샘플 온도들의 수를 나타낸다.)

[0055]

상기한 본 발명의 일 목적을 달성하기 위하여 본 발명의 일 실시예에 따른 고집적 반도체 칩의 열-전력 분석 방법을 컴퓨터 상에서 실행하는 컴퓨터 프로그램이 기록된 컴퓨터 판독 가능 기록 매체로서, 상기 방법은 반도체 칩과 상기 반도체 칩을 둘러싸는 패키지 구조물을 단순화된 반도체 칩으로 모델링하여 일정 온도에서의 소비 전력을 나타내는 전열 방정식(electrothermal equation)을 수립하는 단계(상기 패키지 구조물은 상기 단순화된 반도체 칩의 표면의 열전달 계수로 표현됨), 상기 단순화된 반도체 칩의 동작 온도의 범위의 제1 구간과 상기 제1 구간에 연속하는 제2 구간에서 각각 상기 단순화된 반도체 칩의 온도에 의존하는 소비 전력을 2차 다항식으로 근사하는 단계 및 상기 전열 방정식 및 상기 2차 다항식에 기초하여 상기 반도체 칩의 온도와 소비 전력을 산출하는 단계를 포함한다.

[0056]

상기한 본 발명의 일 목적을 달성하기 위하여 본 발명의 일 실시예에 따른 고집적 반도체 칩의 열-전력 분석 방법을 컴퓨터 상에서 실행하는 컴퓨터 프로그램이 기록된 컴퓨터 판독 가능 기록 매체로서, 상기 방법은 반도체 칩과 상기 반도체 칩을 둘러싸는 패키지 구조물을 단순화된 반도체 칩으로 모델링하여 시간에 따른 소비 전력을 나타내는 순시 전열 방정식(transient electrothermal equation)을 수립하는 단계(상기 패키지 구조물은 상기 단순화된 반도체 칩의 표면의 열전달 계수로 표현됨), 상기 반도체 칩의 동작 온도의 범위의 제1 구간과 상기 제1 구간에 연속하는 제2 구간에서 각각 상기 반도체 칩의 온도에 의존하는 소비 전력을 2차 다항식으로 근사하는 단계 및 상기 전열 방정식 및 상기 2차 다항식에 기초하여 상기 반도체 칩의 온도와 소비 전력을 산출하는 단계를 포함한다.

발명의 효과

[0057]

따라서 본 발명의 실시예들에 따르면, 고집적 반도체 칩의 열-전력 분석을 반복적인 수치 계산이 아닌 2차 방정식을 이용하여 빠른 시간에 수행할 수 있다.

도면의 간단한 설명

[0058]

- 도 1은 본 발명의 실시예들에 따른 열-전력 분석 방법이 적용될 수 있는 패키지 구조물을 나타낸다.
- 도 2는 본 발명의 실시예들에 따른 열-전력 분석 방법을 적용하기 위하여 도 1의 패키지 구조가 모델링되는 단순화된 반도체 칩을 나타낸다.
- 도 3은 온도에 따른 반도체 칩의 총 소비 전력을 나타내는 그래프이다.
- 도 4는 본 발명의 실시예들에 따른 고집적 반도체 칩의 열-전력 분석 방법을 나타내는 흐름도이다.
- 도 5는 [수학식 5]를 나타내는 그래프이다.
- 도 6은 본 발명의 실시예들에 따른 고집적 반도체 칩의 열-전력 분석 방법을 나타내는 흐름도이다.
- 도 7은 B^2-4ac 가 0보다 큰 경우의 $T(t)$ 를 나타내는 그래프이다.
- 도 8은 B^2-4ac 가 0보다 작은 경우의 $T(t)$ 를 나타내는 그래프이다.
- 도 9는 B^2-4ac 가 0인 경우의 $T(t)$ 를 나타내는 그래프이다.
- 도 10은 본 발명의 실시예에 따른 분석 방법을 수행하기 위하여 사용되는 컴퓨팅 시스템을 나타내는 블록도이다.

발명을 실시하기 위한 구체적인 내용

[0059]

본문에 개시되어 있는 본 발명의 실시예들에 대해서, 특정한 구조적 내지 기능적 설명들은 단지 본 발명의 실시예를 설명하기 위한 목적으로 예시된 것으로, 본 발명의 실시예들은 다양한 형태로 실시될 수 있으며 본문에 설

명된 실시예들에 한정되는 것으로 해석되어서는 아니 된다.

[0060] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는바, 특정 실시예들을 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나 이는 본 발명을 특정한 개시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.

[0061] 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로 사용될 수 있다. 예를 들어, 본 발명의 권리 범위로부터 이탈되지 않은 채 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다.

[0062] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다거나 "접속되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있다거나 "직접 접속되어" 있다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다. 구성요소들 간의 관계를 설명하는 다른 표현들, 즉 "~사이에"와 "바로 ~사이에" 또는 "~에 이웃하는"과 "~에 직접 이웃하는" 등도 마찬가지로 해석되어야 한다.

[0063] 본 출원에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 실시된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

[0064] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미이다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥상 가지는 의미와 일치하는 의미인 것으로 해석되어야 하며, 본 출원에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.

[0065] 이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시예를 보다 상세하게 설명하고자 한다. 도면상의 동일한 구성요소에 대해서는 동일한 참조부호를 사용하고 동일한 구성요소에 대해서 중복된 설명은 생략한다.

[0066] 도 1은 본 발명의 실시예들에 따른 열-전력 분석 방법이 적용될 수 있는 패키지 구조물을 나타낸다.

[0067] 도 1을 참조하면, 본 발명의 실시예들에 따른 열-전력 분석 방법이 적용될 수 있는 패키지 구조물(10)은 인쇄 회로 기판(11) 상에 적층되는 볼 그리드 어레이(12), 볼 그리드 어레이(12) 상에 형성되는 기판(13) 및 기판(13) 상에 형성되는 고집적 반도체 칩(20)을 포함할 수 있다. 고집적 반도체 칩(20)의 상부에는 고집적 반도체 칩(20)에서 발생하는 열을 외부로 방출하기 위한 히트 스프레더(31) 및 히트싱크(33)가 형성될 수 있다.

[0068] 도 2는 본 발명의 실시예들에 따른 열-전력 분석 방법을 적용하기 위하여 도 1의 패키지 구조가 모델링되는 단순화된 반도체 칩을 나타낸다.

[0069] 도 2를 참조하면, 도 1의 패키지 구조물(10)은 도 2와 같이 단순화된 반도체 칩(100)으로 모델링될 수 있는데, 단순화된 반도체 칩(100)은 패키지 구조물(10)의 열적 모델에 상응할 수 있고, 인쇄 회로 기판(11), 볼 그리드 어레이(12), 히트 스프레더(31) 및 히트싱크(33)와 같은 복잡한 구조물은 단순화된 반도체 칩(100)의 표면의 열 전달 계수(h)로 표현될 수 있다. 상기 열전달 계수(h)는 패키지 구조물(10)의 구조와 물질, 그리고 그 외부 환경에 의하여 결정될 수 있다.

[0070] 도 2와 같은 단순화된 반도체 칩(100)에서, 단순화된 반도체 칩(100)의 외부 온도(T_{am})와 단순화된 반도체 칩(100)에서 소모되는 소비 전력(P)이 주어지면 단순화된 반도체 칩(100)의 온도(T)는 하기의 [수학식 1]을 만족할 수 있다.

[0071] [수학식 1]

$$\frac{T - T_{am}}{R_{th}} = P.$$

[0072]

[0073] 상기 [수학식 1]에서 R_{th} 는 상기 단순화된 반도체 칩(100)의 열저항을 나타내고, $R_{th}=1/(Ah)$ 를 만족하고, A 는 상기 단순화된 반도체 칩(100)의 표면적을 나타낸다.

[0074] 상기 [수학식 1]에서 좌항은 대류에 의하여 외부로 빠져나가는 열에너지의 양을 나타내고, 우항은 단순화된 반도체 칩(100)의 전력 소모로 인해 발생된 열 에너지의 양을 나타내므로 상기 [수학식 1]을 풀면 반도체 칩(100)의 열 평형 온도를 구할 수 있다.

[0075] 도 2와 같은 단순화된 반도체 칩(100)에서 시간에 따른 상기 단순화된 반도체 칩(100)의 온도는 하기의 [수학식 2]와 같이 표현할 수 있다.

[0076] [수학식 2]

$$\frac{T - T_{am}}{R_{th}} = P + C_{th} \frac{dT(t)}{dt}$$

[0077] 상기 [수학식 2]에서 T_{am} 은 상기 단순화된 반도체 칩(100)의 외부 온도, R_{th} 는 상기 단순화된 반도체 칩(100)의 열저항, $T(t)$ 는 상기 단순화된 반도체 칩(100)의 온도, P 는 상기 단순화된 반도체 칩(100)에서 소모되는 소비 전력을 나타내고, $R_{th}=1/(Ah)$ 를 만족하고, A 는 상기 단순화된 반도체 칩(100)의 표면적을 나타내고, h 는 상기 단순화된 반도체 칩(100)의 표면의 열전달 계수를 나타내고, C_{th} 는 상기 단순화된 반도체 칩(100)의 열용량을 나타내고, $C_{th}=V\rho C_p$ 이고, C_p , V , ρ 는 각각 상기 단순화된 반도체 칩(100)의 비열, 부피 및 밀도를 나타낸다.

[0079] 상기 [수학식 2]를 풀면, 시간에 따른 열을 구할 수 있다.

[0080] 기존의 반도체 칩의 열-전력 분석에서 상기 [수학식 1]과 상기 [수학식 2]에서 소비 전력(P)는 온도에 무관한 상수로 정의되어 사용되었다. 소비 전력(P)는 온도에 무관한 상수이면 [수학식 1]과 [수학식 2]는 간단한 선형 방정식 또는 선형 미분 방정식이므로 손쉽게 그 해를 구할 수 있다.

[0081] 하지만 반도체 칩에서 발생하는 누설 전류를 고려하는 경우에, 소비 전력(P)은 반도체 칩의 온도에 크게 의존하기 때문에 [수학식 1]과 [수학식 2]의 해를 쉽게 구할수 없다.

[0082] 도 3은 온도에 따른 반도체 칩의 총 소비 전력을 나타내는 그래프이다.

[0083] 도 3은 누설 전류를 고려한 경우, 반도체 칩의 온도에 따라 반도체 칩의 총 소비 전력이 변하는 양상을 실험적으로 나타내고, 그 경향은 하기의 [수학식 3]에 의하여 잘 근사된다.

[0084] [수학식 3]

$$P(T) = P_{dy} + P_{le}T^2e^{\beta/T}$$

[0085] 상기 [수학식 3]에서 P_{dy} 는 반도체 칩의 온도에 무관한 다이내믹 파워를 나타내고, $P_{le}T^2e^{\beta/T}$ 는 반도체 칩의 온도에 의존하는 누설 전류를 나타내며 온도에 증가에 따라 지수적으로 증가함을 알 수 있다. 또한 β 는 누설 전류에 관계되는 상수이다. 또한 도 3에서 실선은 [수학식 3]에 의한 총 소비 전력을 나타내고, 원들 각각은 주어진 온도에서 시뮬레이션 틀에 의하여 산출된 총 소비 전력을 나타낸다.

[0087] [수학식 3]의 $P(T)$ 대신에 [수학식 1]을 대입하면 그 결과는 하기의 [수학식 4]로 표현될 수 있다.

[0088] [수학식 4]

$$\frac{T - T_{am}}{R_{th}} = P_{dy} + P_{le}T^2e^{\beta/T}$$

[0089] [수학식 4]는 T 에 대한 비선형 방정식으로, 일반적으로 반복적인 수치해석 기법을 사용해서 그 해를 얻어야 한다.

[0091] 상술한 바와 같이, 반도체 칩의 누설 전류를 고려하여 칩의 소비 전력과 온도 변화를 예측하기 위한 기존의 분

석 방법은 다음과 같은 일련의 과정을 거친다.

[0092] (a) 처음 반도체 칩의 온도를 [수학식 4]의 우항에 대입하여 처음 온도에 대한 반도체 칩의 소비 전력을 계산하고, 소비 전력이 고정된 상태에서 좌항의 T를 구한다.

[0093] (b)(a)로부터 구한 T를 다시 [수학식 4]의 우항에 대입하여 (a) 과정을 수행한다.

[0094] (c)(a)과정과 (b)과정을 온도(T)가 일정해질 때까지 반복한다.

[0095] 기존의 방법에서는 (c)에서와 같이 (a)과정과 (b)과정을 온도(T)가 일정해질 때까지 반복해야 하기 때문에 시간이 오래 걸리게 된다. 또한 다른 분석 방법들에서도 수없이 많은 반복 계산 작업이 필요하기 때문에 실제 칩 전체 수준의 분석이나 혹은 분석 횟수가 많이 요구되는 경우에 부적합하다.

[0096] 도 4는 본 발명의 실시예들에 따른 고집적 반도체 칩의 열-전력 분석 방법을 나타내는 흐름도이다.

[0097] 도 1, 도 2 및 도 4를 참조하면, 고집적 반도체 칩의 열-전력 분석 방법에서는 반도체 칩(20)과 상기 반도체 칩을 둘러싸는 패키지 구조물을 단순화된 반도체 칩(100)으로 모델링하여 일정 온도에서의 소비 전력을 나타내는 전열 방정식(electrothermal equation)을 수립한다(S110). 상기 전열 방정식은 상기 [수학식 1]과 같이 표현될 수 있다.

[0098] 상기 단순화된 반도체 칩(100)의 동작 온도의 범위의 제1 구간과 상기 제1 구간에 연속하는 제2 구간에서 각각 상기 단순화된 반도체 칩의 온도에 의존하는 소비 전력을 2차 다항식으로 근사한다(S130). 상기 2차 다항식은 하기의 [수학식 5]로 표현될 수 있다.

[0099] [수학식 5]

$$\tilde{P}(T) = \begin{cases} a_1(T - b_1)^2 + c_1 & \text{if } m \leq T \leq I, \\ a_2(T - b_2)^2 + c_2 & \text{if } I < T \leq M. \end{cases}$$

[0100]

[0101] 상기 [수학식 5]에서, m은 상기 단순화된 반도체 칩(100)의 동작 온도 범위의 최소값, M은 상기 단순화된 반도체 칩(100)의 동작 온도 범위의 최대값, I는 m과 M 사이의 임의의 값을 나타내고, a₁과 a₂는 양의 실수이고, a₂>a₁이고, b₁은 m이하이고, b₂는 I이하를 만족한다.

[0102] 상기 [수학식 5]의 근사가 성립하기 위하여는 상기 반도체 칩(20)의 동작 온도 범위 내의 복수의 샘플 온도들에 서 측정된 온도의 에러의 root mean square가 최소가 되도록하고, 상기 $\tilde{P}(T)$ 와 상기 $\tilde{P}(T)$ 의 도함수가 상기 I에서 연속이 되는 a, b, c, I를 찾고, a, b, c는 상기 제1 구간에서는 a₁, b₁, c₁을 나타내고, 상기 제2 구간에서는 a₂, b₂, c₂를 나타내고, 상기 에러의 root mean square는 하기의 [수학식 6]으로 표현될 수 있다.

[0103] [수학식 6]

$$E_{RMS}(P, \tilde{P}) = \sqrt{\frac{\sum_{i=1}^N (P(T_i) - \tilde{P}(T_i))^2}{N}}$$

[0104]

[0105] 상기 [수학식 6]에서 N은 샘플 온도들의 수를 나타낸다.

[0106] 상기 전열 방정식 및 상기 2차 다항식에 기초하여 반도체 칩(20)의 온도와 소비 전력을 산출한다(S150).

[0107] 도 5는 [수학식 5]를 나타내는 그래프이다.

[0108] 도 5를 참조하면, a₁과 a₂는 양의 실수이고, a₂>a₁이고, b₁은 m이하이고, b₂는 I이하를 만족하는 조건에 의하여

$\tilde{P}(T)$ 가 단조 증가 함수로 정의될 수 있다.

[0109] 도 5에서 원으로 표현된 부분은 제1 구간($m \leq T \leq I$)에서 적용되는 2차 방정식을 나타내고, 삼각형으로 표

현된 부분은 제2 구간($I < T \leq M$)에서 적용되는 2차 방정식을 나타낸다.

[0110] [수학식 1]의 P 대신에 [수학식 5]의 $\tilde{P}(T)$ 를 대입하면 하기의 [수학식 7]이 도출된다.

[0111] [수학식 7]

$$\frac{T - T_{am}}{R_{th}} = a(T - b)^2 + c,$$

[0112]

[0113] [수학식 7]에서 구간을 나타내는 첨자는 생략되었다.

[0114] [수학식 7]에서 T를 구하면 반도체 칩(20)의 온도는 하기의 [수학식 8]로 표현될 수 있다.

[0115] [수학식 8]

$$T = \frac{B \pm \sqrt{B^2 - 4aC}}{2a}$$

[0116]

[0117] [수학식 8]에서 $B = 2ab + \frac{1}{R_{th}}$ 을 만족하고, $C = ab^2 + c + \frac{T_{am}}{R_{th}}$ 을 만족하고, a, b, c는 상기 제1 구간에 서는 a_1, b_1, c_1 을 나타내고, 상기 제2 구간에서는 a_2, b_2, c_2 를 나타낸다.

[0118] 따라서 [수학식 8]로부터 반도체 칩(20)의 온도(T)를 구하고, 반도체 칩(20)의 온도(T)로부터 [수학식 1]을 이 용하여 반도체 칩(20)의 소비 전력(P)을 구할 수 있다. 그러므로 반도체 칩(20)의 온도와 소비 전력을 반복적으 로 전혀 구할 필요가 없다. 또한 $B^2 - 4ac$ 의 부호에 따라 반도체 칩의 온도에 따른 열적 상태를 예측할 수 있다.

[0119] 예를 들어, $B^2 - 4ac$ 가 0보다 작은 경우, 이는 반도체 칩(20)의 열 평형 온도가 존재하지 않는다는 것을 나타낸다. 즉 반도체 칩(20)의 열 저항이 너무 커서 열 방출이 잘 되지 않거나 반도체 칩(20)의 전력 소모가 너 무 커서 내부 발열이 극심한 경우에, 반도체 칩(20)의 온도가 계속 올라가 반도체 칩(20)이 타버리는 thermal runaway 현상이 발생할 수 있다. 상술한 바와 같이 $\tilde{P}(T)$ 와 $\tilde{P}(T)$ 의 1차 도함수가 모두 단조 증가함수이므로 제1 구간과 제2 구간 중 어느 하나의 구간에서라도 $B^2 - 4ac$ 가 0보다 작은 조건을 만족하면 다른 구간에서도 동 일한 조건이 된다.

[0120] 예를 들어, $B^2 - 4ac$ 가 0 이상인 경우에, [수학식 7]은 하나 이상의 실수해를 가지게 된다. 두 개의 해가 존재할 경우 낮은 온도가 채택된다. 왜냐하면 높은 온도는 불안전 평형 온도를 나타내기 때문이다. 단 제1 구간 또는 제2 구간에 대하여 [수학식 7]로부터 구해진 해는 그 구간 내에 존재할 때에만 의미를 갖는다. $\tilde{P}(T)$ 와 $\tilde{P}(T)$ 의 1차 도함수 모두 단조 증가함수이므로, 수학적으로 제1 구간과 제2 구간에서 모두 의미있는 해가 발생하는 것은 불가능하다.

[0121] 도 6은 본 발명의 실시예들에 따른 고집적 반도체 칩의 열-전력 분석 방법을 나타내는 흐름도이다.

[0122] 도 1, 도 2 및 도 6을 참조하면, 고집적 반도체 칩의 열-전력 분석 방법에서는 반도체 칩(20)과 상기 반도체 칩 을 둘러싸는 패키지 구조물을 단순화된 반도체 칩(100)으로 모델링하여 시간에 따른 소비 전력을 나타내는 순시 전열 방정식(electrothermal equation)을 수립한다(S210). 상기 순시 전열 방정식은 상기 [수학식 2]와 같이 표현될 수 있다.

[0123] 상기 단순화된 반도체 칩(100)의 동작 온도의 범위의 제1 구간과 상기 제1 구간에 연속하는 제2 구간에서 각각 상기 단순화된 반도체 칩의 온도에 의존하는 소비 전력을 2차 다항식으로 근사한다(S230). 상기 2차 다항식은 상기 [수학식 5]와 같이 표현될 수 있다.

[0124] [수학식 2]의 P 대신에 [수학식 5]를 대입하면, 시간에 따른 반도체 칩(20)의 온도는 하기의 [수학식 9]와 같이 표현될 수 있다.

[0125] [수학식 9]

$$T(t) = T_{am} + R_{th} [a(T(t) - b)^2 + c] - R_{th} C_{th} \frac{dT(t)}{dt}$$

[0126]

[0127] 상기 [수학식 9]에서, a, b, c는 상기 제1 구간에서는 a₁, b₁, c₁을 나타내고, 상기 제2 구간에서는 a₂, b₂, c₂를 나타낸다.

[0128] 상기 [수학식 9]에서 B²-4ac가 0보다 큰 경우 반도체 칩(20)의 열 평형 온도가 존재함을 나타내고, T(t)는 하기의 [수학식 10]으로 표현될 수 있다.

[0129] [수학식 10]

$$T(t) = \frac{T_2 - T_1 \exp \left[\frac{a}{C_{th}} (T_2 - T_1) t + \ln \left(\frac{T_{am} - T_2}{T_{am} - T_1} \right) \right]}{1 - \exp \left[\frac{a}{C_{th}} (T_2 - T_1) t + \ln \left(\frac{T_{am} - T_2}{T_{am} - T_1} \right) \right]}$$

[0130]

[0131] 상기 [수학식 10]에서 $T_1 = (B - \sqrt{B^2 - 4aC})/2a$ 이고, $T_2 = (B + \sqrt{B^2 - 4aC})/2a$ 를 만족한다.

[0132] 도 7은 B²-4ac가 0보다 큰 경우의 T(t)를 나타내는 그래프이다.

[0133] 도 7을 참조하면, 반도체 칩(20)의 온도는 시간의 경과에 따라 T₁으로 수렴함을 알 수 있다.

[0134] 상기 [수학식 9]에서 B²-4ac가 0보다 작은 경우 반도체 칩(20)의 열 평형 온도가 존재하지 않음을 나타내고, T(t)는 하기의 [수학식 11]로 표현될 수 있다.

[0135] [수학식 11]

$$T(t) = \frac{\sqrt{-D}}{2a} \tan \left[\frac{\sqrt{-D}}{2C_{th}} t + \arctan \left(\frac{2aT_{am} + B}{\sqrt{-D}} \right) \right] + \frac{B}{2a}$$

[0136]

[0137] 상기 [수학식 11]에서 $D = B^2 - 4aC$ 를 만족한다.

[0138] 도 8은 B²-4ac가 0보다 작은 경우의 T(t)를 나타내는 그래프이다.

[0139] 도 8을 참조하면, 반도체 칩(20)의 온도는 시간의 경과에 따라 arctan형태로 발산함을 알 수 있다.

[0140] 상기 [수학식 9]에서 B²-4ac가 0인 경우 반도체 칩(20)의 불완전 열평형 상태를 나타내고, T(t)는 하기의 [수학식 12]로 표현될 수 있다.

[0141] [수학식 12]

$$T(t) = T_1 + \frac{C_{th}(T_{am} - T_1)}{C_{th} - a(T_{am} - T_1)t}$$

[0142]

[0143] 상기 [수학식 12]에서 $T_1 = (B - \sqrt{B^2 - 4aC})/2a$ 을 만족한다.

[0144] [수학식 12]에서는 반도체 칩(20)의 열 평형 온도가 존재하나 약간의 온도 변화나 열 변화에도 thermal runaway가 발생할 수 있는 불안전 평형 상태를 나타낸다.

- [0145] 도 9는 B^2-4ac 가 0인 경우의 T(t)를 나타내는 그래프이다.
- [0146] 도 9를 참조하면, 반도체 칩(20)의 온도는 시간의 경과에 따라 T_1 으로 수렴함을 알 수 있다.
- [0147] 도 10은 본 발명의 실시예에 따른 분석 방법을 수행하기 위하여 사용되는 컴퓨팅 시스템을 나타내는 블록도이다.
- [0148] 도 10을 참조하면, 컴퓨팅 시스템(300)은 프로세서(310), 메인 메모리(320), 입/출력 디바이스(330), 디스플레이 디바이스(340) 및 스토리지 디바이스(350)를 포함하여 구성될 수 있다. 프로세서(310), 메인 메모리(320), 입/출력 디바이스(330), 디스플레이 디바이스(340) 및 스토리지 디바이스(350)는 시스템 버스(305)를 통하여 서로 연결될 수 있다.
- [0149] 프로세서(310)는 싱글 코어 또는 멀티 코어로 구성될 수 있다. 입/출력 디바이스(330)는 키보드, 마우스, 프린터 등일 수 있다. 메인 메모리(320)는 DRAM 또는 SRAM일 수 있다. 디스플레이 디바이스(340)는 LCD, LED 디스플레이, OLED 디스플레이 등과 같은 디스플레이 디바이스일 수 있다. 스토리지 디바이스(350)는 HDD(hard disc drive), SSD(solid state drive) 등일 수 있다. 스토리지 디바이스(350)에는 도 1의 분석 방법이나 도 6의 설계 방법이 컴퓨터가 판독 가능한 프로그램 코드(360)로 저장될 수 있다. 프로그램 코드(360)는 메인 메모리(320)에 로딩되어 프로세서(310)에 의하여 실행되고, 실행 결과인 시뮬레이션 결과를 입/출력 디바이스(330)나 디스플레이 디바이스(340)에 출력할 수 있다. 즉 프로그램 코드(360)가 프로세서(310)에 의하여 메인 메모리(320)에서 실행되면, 사용자는 입/출력 장치(330)를 통하여 플랫폼 트랜지스터와 코어 트랜지스터들의 디바이스 파라미터를 입력하고, 입력된 디바이스 파라미터에 의하여 시뮬레이션을 수행하고, 시뮬레이션 결과를 입/출력 디바이스(330)에 출력하거나 디스플레이 디바이스(340)에 표시할 수 있다. 즉, 도 7 내지 도 9와 같은 그래프가 디스플레이 디바이스(350)에 표시될 수 있다.

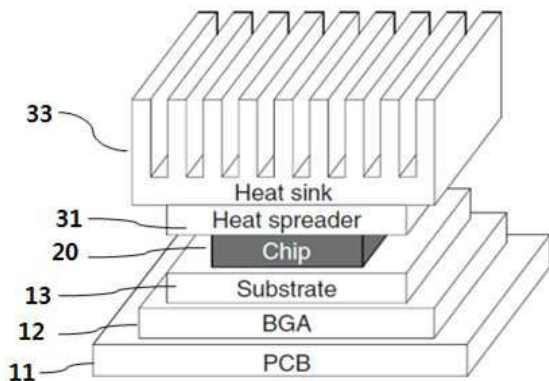
산업상 이용가능성

- [0150] 본 발명의 실시예들은 고집적 반도체 칩의 열-전력 분석 분야에 폭넓게 적용될 수 있다.
- [0151] 상기에서는 본 발명이 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자는 하기의 특허청구범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 것이다.

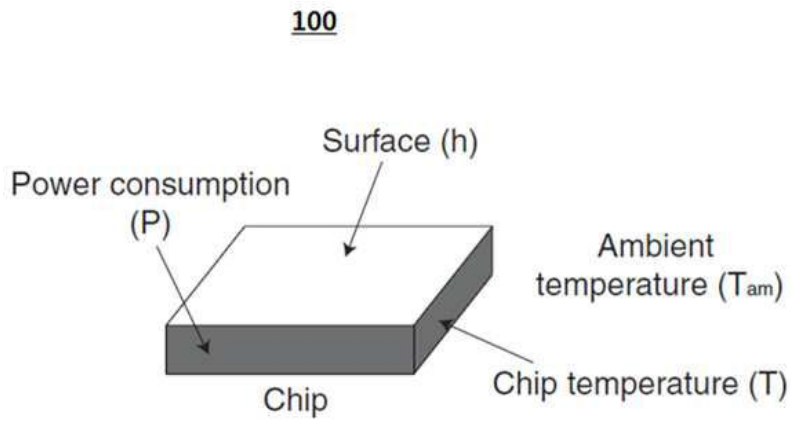
도면

도면1

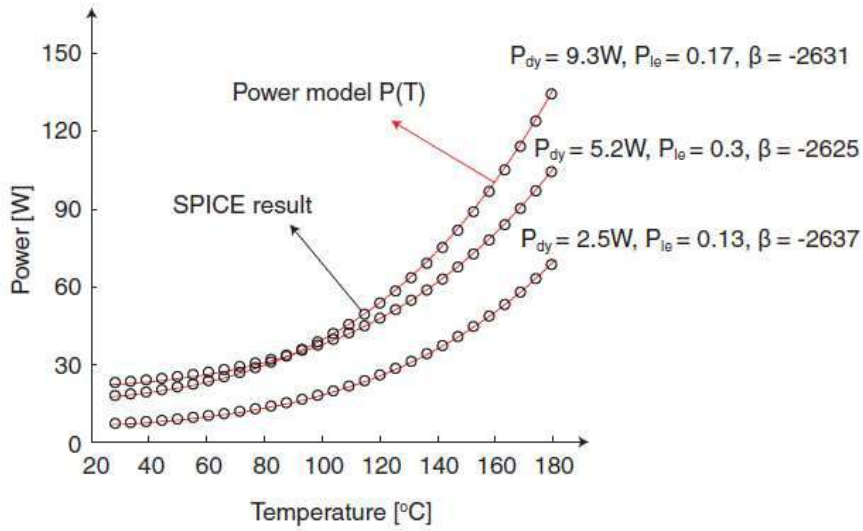
10



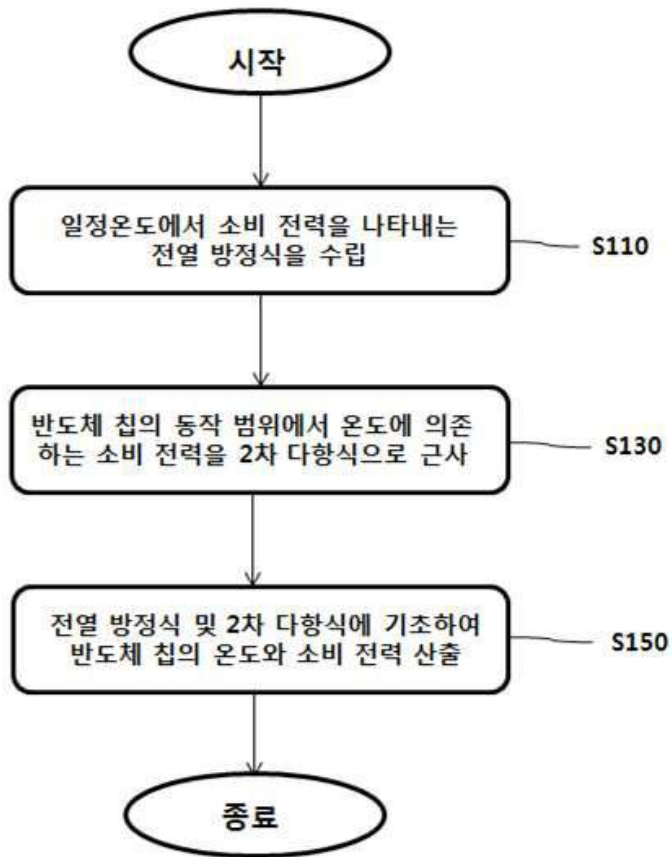
도면2



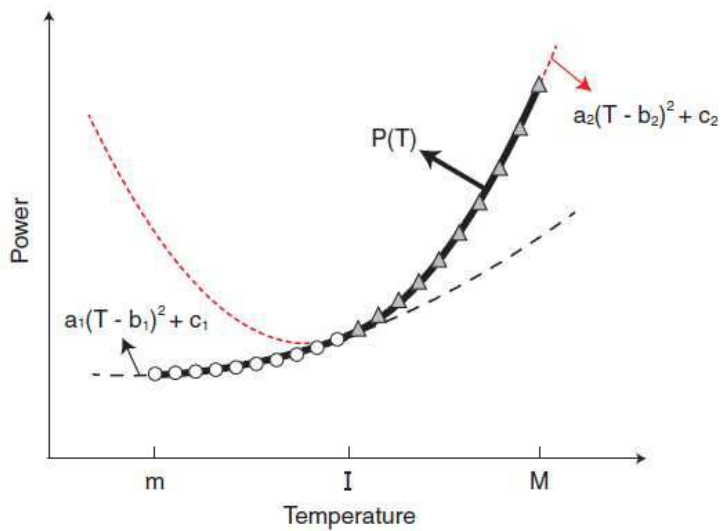
도면3



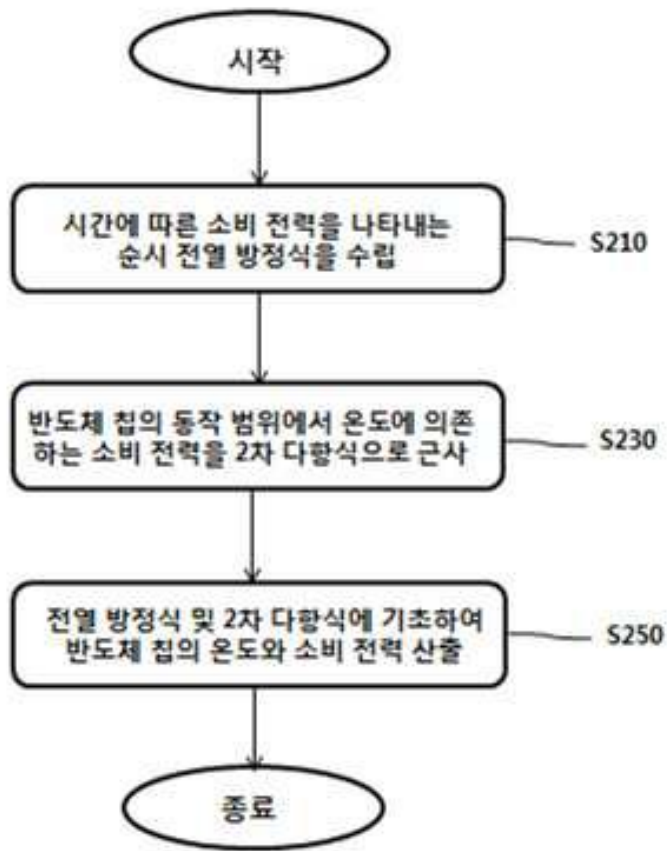
도면4



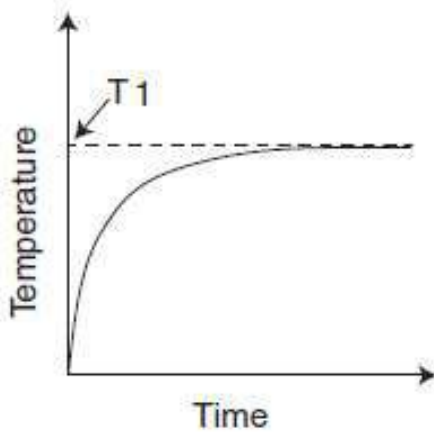
도면5



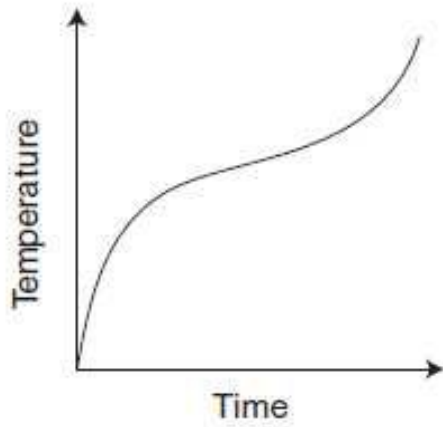
도면6



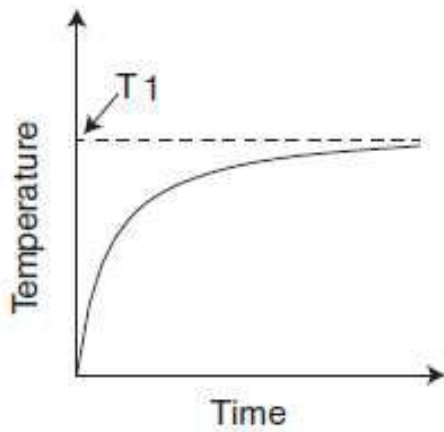
도면7



도면8



도면9



도면10

